

日本国特許庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日 2003年 2月28日
Date of Application:

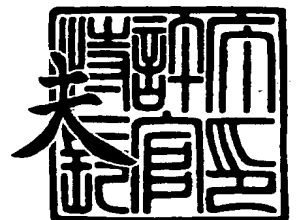
出願番号 特願2003-054012
Application Number:
[ST. 10/C]: [JP 2003-054012]

出願人 セイコーエプソン株式会社
Applicant(s):

2003年12月 5日

特許庁長官
Commissioner,
Japan Patent Office

今井 康



出証番号 出証特2003-3101066

【書類名】 特許願

【整理番号】 J0097196

【提出日】 平成15年 2月28日

【あて先】 特許庁長官殿

【国際特許分類】 G09G 3/30

【発明者】

 【住所又は居所】 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

 【氏名】 河西 利幸

【特許出願人】

 【識別番号】 000002369

 【氏名又は名称】 セイコーエプソン株式会社

【代理人】

 【識別番号】 100095728

 【弁理士】

 【氏名又は名称】 上柳 雅誉

 【連絡先】 0 2 6 6 - 5 2 - 3 5 2 8

【選任した代理人】

 【識別番号】 100107076

 【弁理士】

 【氏名又は名称】 藤網 英吉

【選任した代理人】

 【識別番号】 100107261

 【弁理士】

 【氏名又は名称】 須澤 修

【手数料の表示】

 【予納台帳番号】 013044

 【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 0109826

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 電流生成回路、電気光学装置および電子機器

【特許請求の範囲】

【請求項 1】 電源電圧が給電される電源端子に、その一端がそれぞれ接続されるとともに、その抵抗値が互いに異なる第 1 および第 2 の抵抗と、

そのゲートの電圧に応じた電流を、その第 1 の端子および第 2 の端子間に流す第 1 のトランジスタであって、その第 1 の端子が前記第 1 の抵抗の他端に接続されるとともに、その第 2 の端子と前記ゲートとが共通接続された第 1 のトランジスタと、

そのゲートの電圧に応じた電流を、その第 1 の端子および第 2 の端子間に流す第 2 のトランジスタであって、その第 1 の端子が前記第 2 の抵抗の他端に接続され、そのゲートが前記第 1 のトランジスタのゲートに接続された第 2 のトランジスタと

を備え、

前記第 1 のトランジスタに流れる電流に対して、前記第 2 のトランジスタに流れる電流を非線形化する

ことを特徴とする電流生成回路。

【請求項 2】 電源電圧が給電される電源端子に、その一端がそれぞれ接続されるとともに、その抵抗値が互いに異なる第 1 および第 2 の抵抗であって、少なくとも一方が可変抵抗である第 1 および第 2 の抵抗と、

そのゲートの電圧に応じた電流を、その第 1 の端子および第 2 の端子間に流す第 1 のトランジスタであって、その第 1 の端子が前記第 1 の抵抗の他端に接続されるとともに、その第 2 の端子と前記ゲートとが共通接続された第 1 のトランジスタと、

そのゲートの電圧に応じた電流を、その第 1 の端子および第 2 の端子間に流す第 2 のトランジスタであって、その第 1 の端子が前記第 2 の抵抗の他端に接続され、そのゲートが前記第 1 のトランジスタのゲートに接続された第 2 のトランジスタと

を備えることを特徴とする電流生成回路。

【請求項 3】 前記第 1 および第 2 の抵抗のうち、前記第 1 の抵抗のみが可変抵抗である

ことを特徴とする請求項 2 に記載の電流生成回路。

【請求項 4】 前記可変抵抗は、所定抵抗値を有する複数の抵抗素子を直列に接続した構成を含むことを特徴とする請求項 2 または 3 に記載された電流生成回路。

【請求項 5】 前記可変抵抗は、所定抵抗値を有する複数の抵抗素子を並列に接続した構成を含むことを特徴とする請求項 2 または 3 に記載された電流生成回路。

【請求項 6】 請求項 1 または 2 に記載された電流生成回路を複数個従属接続するとともに、

前段に位置する電流生成回路の第 2 のトランジスタに流れる電流を、後段に位置する電流生成回路の第 1 のトランジスタに流す

ことを特徴とする電流生成回路。

【請求項 7】 デジタルデータを該データに応じた電流値の電流信号に変換して、該電流信号を前記第 1 のトランジスタに流す D/A 変換回路

を備えることを特徴とする請求項 1 または 2 に記載された電流生成回路。

【請求項 8】 複数の走査線と複数のデータ線との交差部に配置される画素回路と、

前記走査線を選択する走査線駆動回路と、

請求項 1 乃至 7 のいずれかに記載の電流生成回路を有するとともに、その電流生成回路の第 2 のトランジスタに流れる電流をデータ線に流すデータ線駆動回路とを備え、

一の走査線と一のデータ線との交差部に配置される画素回路は、

前記走査線駆動回路によって当該一の走査線が選択されたとき、当該一のデータ線に流れる電流に応じた電荷を蓄積する容量素子と、

当該一の走査線の選択が終了したとき、前記容量素子に蓄積された電荷に応じた電流が流れる電気光学素子と

を有することを特徴とする電気光学装置。

【請求項 9】 原色に対応した複数種類の画素回路であって、複数の走査線と複数のデータ線との交差部に、同一原色に対応する画素回路は同一のデータ線を共用するように配置される画素回路と、

前記走査線を選択する走査線駆動回路と、

請求項 3 に記載の電流生成回路を原色毎に有するとともに、一の原色に対応する電流生成回路の第 2 のトランジスタに流れる電流を、その原色に対応するデータ線に流すデータ線駆動回路とを備え、

一の走査線と一のデータ線との交差部に配置される画素回路は、

前記走査線駆動回路によって当該一の走査線が選択されたとき、当該一のデータ線に流れる電流に応じた電荷を蓄積する容量素子と、

当該一の走査線の選択が終了したとき、前記容量素子に蓄積された電荷に応じた電流が流れる電気光学素子と

を有することを特徴とする電気光学装置。

【請求項 10】 前記電流生成回路における第 1 の抵抗または第 2 の抵抗の抵抗値を、任意に設定する設定回路を備える

ことを特徴とする請求項 8 に記載の電気光学装置。

【請求項 11】 前記電流生成回路における第 1 の抵抗または第 2 の抵抗の抵抗値を、原色毎に設定する設定回路を備える

ことを特徴とする請求項 9 に記載の電気光学装置。

【請求項 12】 前記設定回路に対し設定すべき抵抗値を指示する指示回路を有する

ことを特徴とする請求項 10 または 11 に記載の電気光学装置。

【請求項 13】 前記電気光学素子の階調を規定するデジタルデータを記憶するメモリと、

前記メモリからデジタルデータを読み出す制御回路と、

前記制御回路によって読み出されたデジタルデータを、該データに応じた電流値の電流信号に変換して、該電流信号を前記電流生成回路の第 1 のトランジスタに流す D/A 変換回路とを備える

ことを特徴とする請求項 8 または 9 に記載の電気光学装置。

【請求項 14】 前記電気光学素子は、
有機エレクトロルミネッセンス素子である

ことを特徴とする請求項 8 乃至 13 のいずれかに記載の電気光学装置。

【請求項 15】 請求項 8 乃至 14 のいずれかに記載の電気光学装置が実装された

ことを特徴とする電子機器。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、例えば有機 EL (Electronic Luminescence) パネルなどの表示パネルの駆動に用いて好適な電流生成回路、電気光学装置および電子機器に関する。

【0002】

【従来の技術】

近年、有機 EL パネルが、次世代の表示パネルとして注目されている。この理由は、液晶パネルにおける液晶素子が単に光の透過量を変化させるものに過ぎないのに対し、有機 EL パネルの有機 EL 素子はそれ自体が発光する自発光素子であるからである。さらに、有機 EL パネルは、液晶パネルよりも視野角が広く、高コントラストであり、応答速度が速いなどの優れた特性を有する。ここで、有機 EL 素子は、電圧駆動型の液晶素子とは異なり、いわゆる電流駆動型の素子であるため、駆動に際しては、階調（輝度）に応じた電圧ではなく、電流を生成する必要がある、そのための電流生成型 D/A コンバータが考案されている（例えば、特許文献 1 参照）。

【0003】

一方で、人間の視覚特性は対数的または指数的な性質を持つことが一般に知られており、階調が線形的に変化していても、人間の目にはそれが線形的に変化している、とは感じられないことがある。こうした事情から、電気光学装置においては対数的または指数的な非線形特性（ γ 特性）を持たせることにより、人間の

見た目としての線形特性を得るといったことがしばしば行われる。こうした一連の処理を称して γ 補正と呼ぶことがある。

この γ 補正を考慮した場合、有機EL素子の階調（輝度）を線形的に指示するデジタルデータに対し、非線形特性の電流信号を生成し有機EL素子に供給することによって、観察者に視認される階調変化が線形的とさせる構成が考えられる。

このような構成としては、例えば、(1)線形特性のデジタルデータを、テーブル等を用いて非線形特性のデジタルデータに変換する、(2)デジタルデータで表現される階調範囲を複数の領域に分割するとともに、当該分割領域では線形特性として、必要とする γ 特性を複数の線形特性を用いて近似的に表現する、といった構成が挙げられる。

【0004】

【特許文献1】

特開2000-122608号公報

【0005】

【発明が解決しようとする課題】

しかしながら、上記(1)の構成では回路の複雑化を招き、(2)の構成では滑らかな γ 特性が得にくい、といった問題がある。

本発明は、このような事情に鑑みてなされたもので、その目的とするところは、回路構成がシンプルで、かつ、滑らかな非線形特性（ γ 特性）が得られる電流生成回路、これを用いた電気光学装置および電子機器を提供することにある。

【0006】

【課題を解決するための手段】

上記目的を達成するために本発明に係る電流生成回路は、電源電圧が給電される電源端子に、その一端がそれぞれ接続されるとともに、その抵抗値が互いに異なる第1および第2の抵抗と、そのゲートの電圧に応じた電流を、その第1の端子および第2の端子間に流す第1のトランジスタであって、その第1の端子が前記第1の抵抗の他端に接続されるとともに、その第2の端子と前記ゲートとが共通接続された第1のトランジスタと、そのゲートの電圧に応じた電流を、その第

1の端子および第2の端子間に流す第2のトランジスタであって、その第1の端子が前記第2の抵抗の他端に接続され、そのゲートが前記第1のトランジスタのゲートに接続された第2のトランジスタとを備え、前記第1のトランジスタに流れる電流に対して、前記第2のトランジスタに流れる電流を非線形化することを特徴とする。本発明によれば、回路構成がシンプルとなるだけでなく、滑らかな非線形特性を得ることが可能となる。

なお、第1および第2の抵抗は、実質的にその抵抗値が異なれば良く、したがって、単に配線幅や配線長を異ならせただけのものであっても良い。また、第1の抵抗の抵抗値がゼロでなければ、第2の抵抗の抵抗値がゼロであっても良い。

【0007】

また、本発明に係る電流生成回路は、電源電圧が給電される電源端子に、その一端がそれぞれ接続されるとともに、その抵抗値が互いに異なる第1および第2の抵抗であって、少なくとも一方が可変抵抗である第1および第2の抵抗と、そのゲートの電圧に応じた電流を、その第1の端子および第2の端子間に流す第1のトランジスタであって、その第1の端子が前記第1の抵抗の他端に接続されるとともに、その第2の端子と前記ゲートとが共通接続された第1のトランジスタと、そのゲートの電圧に応じた電流を、その第1の端子および第2の端子間に流す第2のトランジスタであって、その第1の端子が前記第2の抵抗の他端に接続され、そのゲートが前記第1のトランジスタのゲートに接続された第2のトランジスタとを備えることを特徴とする。本発明によれば、回路構成がシンプルとなるだけでなく、滑らかな非線形特性を得ることが可能となる。

ここで、前記第1および第2の抵抗のうち、前記第1の抵抗のみが可変抵抗であることが好ましい。これにより非線形特性を調整することができる。

このような可変抵抗は、所定抵抗値を有する複数の抵抗素子を直列または並列に接続した構成を含むようすることが好ましい。

【0008】

上記電流生成回路を複数個従属接続するとともに、前段に位置する電流生成回路の第2のトランジスタに流れる電流を、後段に位置する電流生成回路の第1のトランジスタに流すようにしても良い。

一方、デジタルデータを該データに応じた電流値の電流信号に変換して、該電流信号を前記第1のトランジスタに流すD/A変換回路を備えても良い。

【0009】

上記目的を達成するために本発明に係る電気光学装置は、複数の走査線と複数のデータ線との交差部に配置される画素回路と、前記走査線を選択する走査線駆動回路と、請求項1乃至4のいずれかに記載の電流生成回路を有するとともに、その電流生成回路の第2のトランジスタに流れる電流をデータ線に流すデータ線駆動回路とを備え、一の走査線と一のデータ線との交差部に配置される画素回路は、前記走査線駆動回路によって当該一の走査線が選択されたとき、当該一のデータ線に流れる電流に応じた電荷を蓄積する容量素子と、当該一の走査線の選択が終了したとき、前記容量素子に蓄積された電荷に応じた電流が流れる電気光学素子とを有することを特徴とする。本発明によれば、非線形特性を得るための回路構成がシンプルとなるだけでなく、滑らかな非線形特性を得ることが可能となる。

この電気光学装置において、前記電流生成回路における第1の抵抗または第2の抵抗の抵抗値を、任意に設定する設定回路を備えることが好ましい。

【0010】

また、本発明に係る電気光学装置は、原色に対応した複数種類の画素回路であって、複数の走査線と複数のデータ線との交差部に、同一原色に対応する画素回路は同一のデータ線を共用するように配置される画素回路と、前記走査線を選択する走査線駆動回路と、請求項3に記載の電流生成回路を原色毎に有するとともに、一の原色に対応する電流生成回路の第2のトランジスタに流れる電流を、その原色に対応するデータ線に流すデータ線駆動回路とを備え、一の走査線と一のデータ線との交差部に配置される画素回路は、前記走査線駆動回路によって当該一の走査線が選択されたとき、当該一のデータ線に流れる電流に応じた電荷を蓄積する容量素子と、当該一の走査線の選択が終了したとき、前記容量素子に蓄積された電荷に応じた電流が流れる電気光学素子とを有することを特徴とする。本発明によれば、非線形特性を得るための回路構成がシンプルとなるだけでなく、滑らかな非線形特性を得ることが可能となる。

この電気光学装置において、前記電流生成回路における第1の抵抗または第2の抵抗の抵抗値を、原色毎に設定する設定回路を備えることが好ましい。これにより非線形特性の調整を原色毎に一括して実行できる。

このような設定回路を備える場合、前記設定回路に対し設定すべき抵抗値を指示する指示回路を有することも好ましい。ここで指示回路としては、例えば検出された温度に応じて抵抗値を指示するものであっても良いし、予め記憶した抵抗値のうち、表示モードに応じたものを読み出して指示しても良い。

【0011】

また、このような電気光学装置において、前記電気光学素子の階調を規定するデジタルデータを記憶するメモリと、前記メモリからデジタルデータを読み出す制御回路と、前記制御回路によって読み出されたデジタルデータを、該データに応じた電流値の電流信号に変換して、該電流信号を前記電流生成回路の第1のトランジスタに流すD/A変換回路とを備える構成としても良い。

なお、電気光学装置における電気光学素子としては、有機エレクトロルミネッセンス素子であることが望ましい。

また、本発明に係る電子機器としては、これらの電気光学装置が実装されたことが望ましい。

【0012】

【発明の実施の形態】

以下、図面を参照して本発明の実施形態について説明する。図1は、実施形態に係る電流生成回路の構成を示す図である。

この図に示されるように、電流生成回路10は、例えば画素の階調を線形的に規定するデジタルデータDpixを入力して、当該データに対して線形関係の電流を有する電流信号を生成するD/A変換回路20と、この電流信号の電流に対して非線形特性の関係にある電流に変換して出力する非線形化回路40とを有する。

なお、説明の便宜上、デジタルデータDpixは6ビットとして、十進表記で「0」から「63」までの64（2の6乗）段階で階調を規定するものとする。

また、本実施形態において、電流生成回路10は、D/A変換回路20と非線

形化回路 40 とをまとめたものを指すが、非線形化回路 40 のみを、（狭義の）電流生成回路と称する場合もある。

【0013】

電流生成回路 10 のうち、まず D/A 変換回路 20 について説明する。図 2 は、D/A 変換回路 20 の構成を示す回路図である。

この図において、スイッチ Sw0 は、デジタルデータ Dpix の最下位ビット D0 が '1' である場合にオンする一方、'0' である場合にオフするものである。同様に、スイッチ Sw1 ~ Sw5 の各々は、デジタルデータ Dpix の 5 位ビット D1、4 位ビット D2、3 位ビット D3、2 位ビット D4、最上位ビット D5 がそれぞれ '1' である場合にオンする一方、それぞれ '0' である場合にオフするものである。

スイッチ Sw0 ~ Sw5 の各一端は、端子 N1 に共通接続される一方、スイッチ Sw0 の他端は、トランジスタ 30 のドレイン（電極）に接続され、同様に、スイッチ Sw1 ~ Sw5 の各他端は、トランジスタ 31 ~ 35 の各ドレインに接続されている。そして、これらトランジスタ 30 ~ 35 のソース（電極）は接地、すなわち、電源電圧の低位側電圧が給電される端子に共通接続されている。

【0014】

そして、トランジスタ 30 ~ 35 のゲート・ソース電極間には、共通の基準電圧 Vref が印加されている。このため、各トランジスタが飽和領域で動作しているとき、それぞれのソース・ドレイン間に流れる電流は、その利得係数（電流増幅率） β によって定まる。ここで、トランジスタ 30 ~ 35 の利得係数 β の比が、1 : 2 : 4 : 8 : 16 : 32 になるように設定すると、端子 N1 に流れる電流 I_{in} は、各トランジスタに流れる電流の和となるので、図 3 に示されるような特性となる。

すなわち、電流 I_{in} は、デジタルデータ Dpix が最低値「0」（十進表記）のときにゼロをとってから、デジタルデータ Dpix が最大値「63」のときに I_{max} となるまで、直線的に増加する（厳密に言えば、離散的である）。

【0015】

次に、非線形化回路 40 について説明する。図 4 は、非線形化回路 40 の構成

を示す回路図である。この図に示されるように、非線形化回路 40 は、抵抗 41、42 と、p チャネル型トランジスタ 51、52 とを有し、端子 N1 に流れる電流 I_{in} (I_1) に対し、電流 I_{out} (I_2) を非線形化して、端子 N2 に供給するカレントミラー回路である。

ここで、抵抗 41 の一端と抵抗 42 の一端とは、互いに電源の高位側電圧 V_{DD} が給電される端子 N d に共通接続されている。トランジスタ 51 のソースは、抵抗 41 の他端に接続される一方、ゲート・ドレイン間が飽和接続されている。また、トランジスタ 52 のソースは、抵抗 42 の他端に接続される一方、同トランジスタ 42 のゲートは、トランジスタ 41 において飽和接続されたゲートに接続され、そのドレインが端子 N2 に接続されている。

なお、トランジスタ 30～35、51、52 については、この実施形態では、FET を想定しているが、バイポーラ型などを用いても良く、その型式に限定はない。

【0016】

ここで、トランジスタ 51 のソース（抵抗 41 の他端）における電圧を V_1 とし、トランジスタ 52 のソース（抵抗 42 の他端）の電圧を V_2 とし、トランジスタ 51 のゲート（トランジスタ 52 のゲート）の電圧を V_3 とし、トランジスタ 51 の利得係数を β_1 とし、トランジスタ 52 の利得係数を β_2 とし、トランジスタ 51、52 のしきい値電圧を V_{th} とし、抵抗 41 の抵抗値を R_1 とし、そして、抵抗 42 の抵抗値を R_2 としたとき、飽和領域で動作しているトランジスタに流れる電流がゲート・ソース間電圧の 2 乗則に従うとすれば、電流 I_1 および I_2 は、それぞれ次の式(1)、(2)のように表すことができる。

$$I_1 = \{ \beta_1 (V_1 - V_3 - V_{th})^2 \} / 2 \quad \cdots \cdots (1)$$

$$I_2 = \{ \beta_2 (V_2 - V_3 - V_{th})^2 \} / 2 \quad \cdots \cdots (2)$$

【0017】

抵抗 41、42 における電圧降下は、それぞれ次の式(3)、(4)のように表すことができる。

$$I_1 \cdot R_1 = V_{DD} - V_1 \quad \cdots \cdots (3)$$

$$I_2 \cdot R_2 = V_{DD} - V_2 \quad \cdots \cdots (4)$$

【0018】

まず、式(1)より、

$$(2 I_1 / \beta_1)^{1/2} = V_1 - V_3 - V_{th} \quad \cdots \cdots (5)$$

また、式(3)、(4)を用いて V_{DD} の項を消去するとともに、 V_1 について解くと、次の式(6)が得られる。

$$V_1 = V_2 - I_1 \cdot R_1 + I_2 \cdot R_2 \quad \cdots \cdots (6)$$

続いて、式(5)の右辺における V_1 に、式(6)で示される V_1 を代入すると、図6に示されるように式(7)が得られる。次に、式(2)の右辺における括弧の項に、式(7)の左辺を代入して、図7に示されるように整理すると、式(8)が得られる。

そして、この式(8)を、 I_2 について解くと、図8に示される式(9)が得られる。

【0019】

図4において、抵抗41、42は、その抵抗値が異なれば良く、したがって、配線幅や配線長を異ならせただけのものであっても良い。また、抵抗41の抵抗値がゼロでなければ、抵抗42の抵抗値がゼロであっても良い。

そこで、式(9)に示される特性を簡略化して説明するために、端子Ndとトランジスタ52のソースとの間を短絡して、抵抗42の抵抗値 $R_2 = 0$ にすると、式(9)は、図9に示される式(10)に簡略化される。

式(10)において、出力電流 I_2 は、入力電流 I_1 の2乗の関数で示されるので、その特性をデジタルデータ D_{pix} との関連において示せば、図5の符号aで示される通りとなる。ここで、図5は、デジタルデータ D_{pix} が最小値の「0」である場合の出力電流 I_2 を0%とするとともに、デジタルデータ D_{pix} が最大値の「63」である場合の出力電流 I_2 を100%として正規化して、相対電流 I_{out} として出力電流 I_2 を表現したものである。

このように本実施形態によれば、出力電流 I_2 (I_{out}) の特性aを、デジタルデータ D_{pix} に対して滑らかな非線形とすることができる。また、その特性aも、後述する電気光学装置において理想的と考えられる特性b (γ 係数が2.2)に近づけることができる。

【0020】

ここで、図 9 の式(10)において、抵抗 41 の抵抗値 R_1 は、入力電流 I_1 の係数であるので、抵抗 41 を可変抵抗としたとき、出力電流 I_2 の変化率を調整することができる。抵抗 41 を可変抵抗とする場合には、例えば、図 10 (a) に示されるように、抵抗 41 に替えて、直列に接続された複数の抵抗と、これら抵抗の両端をデジタルデータ D_s の各ビットにしたがってオンオフさせるスイッチとからなる電子ボリュームとしても良い。また、図 10 (b) に示されるように、並列に接続された複数の抵抗と、これら抵抗の接続をデジタルデータ D_s の各ビットにしたがってオンオフさせるスイッチとから電子ボリュームを構成しても良い。このような電子ボリュームを用いると、デジタルデータ D_s にしたがって合成抵抗としての R_1 が、電流生成回路 10 の外部から設定されて、出力電流 I_2 の変化率を調整することができる。

【0021】

また、図 11 に示されるように、カレントミラー回路を 2 段以上接続して非線形化回路 40 を構成しても良い。

図 11 において、抵抗 43 の一端は接地される一方、その他端は、ドレイン・ゲート間が飽和接続された n チャネル型トランジスタ 53 のソースに接続されている。また、トランジスタ 53 のドレインは、トランジスタ 52 のドレインに接続されている。 n チャネル型のトランジスタ 54 のソースは接地され、そのドレインは端子 N2 に接続される一方、そのゲートは、トランジスタ 53 のゲート（ドレイン）に接続されている。

このような構成において、電流 I_2 は、入力電流 I_1 の 2 乗の関数で示され、さらに、端子 N2 を介しトランジスタ 54 に流れる電流 I_3 は、電流 I_2 の 2 乗の関数で示されるので、結局、電流 I_3 は、入力電流 I_1 の 4 乗の関数で示されることになる。したがって、デジタルデータ D_{pix} に対する電流 I_3 (I_{out}) の特性は、図 5 において符号 c で示される通りとなり、符号 a の特性と比較して、 γ 補正の程度をきつくすることができる。

【0022】

次に、このような電流生成回路を適用した電気光学装置について説明する。図 12 は、この電気光学装置の構成を示すブロック図である。

この図に示されるように、電気光学装置 100 は、複数 m 本の走査線 102 と複数 n 本のデータ線 104 とが互いに直交して（電氣的には絶縁されている）延設されるとともに、その交差部に画素回路 110 を備える表示パネル 120 と、走査線 102 の各々を駆動する走査線駆動回路 130 と、データ線 104 の各々を駆動するデータ線駆動回路 140 と、コンピュータなどの外部機器から供給されて、表示すべき画像の画素の階調を画素毎に規定するデジタルデータ D_{mem} を記憶するためのメモリ 150 と、各部を制御する制御回路 160 と、各部に電源を供給する電源回路 170 とを含む。

なお、この電気光学装置 100 においても、デジタルデータ D_{pix} を 6 ビットとして、1 画素あたり「0」から「63」までの 64（2 の 6 乗）階調のいずれかを規定するものとする。

【0023】

一方、走査線駆動回路 130 は、走査線 102 を 1 本ずつ順番に選択するための走査信号 Y_1 、 Y_2 、 Y_3 、…、 Y_m を生成するものであり、詳細には、図 13 に示されるように、1 垂直走査期間（1 F）の最初のタイミングから、1 水平走査期間（1 H）に相当する幅のパルスを 1 行目の走査線 102 に走査信号 Y_1 として供給し、以降、このパルスを順次シフトして、2、3、…、 m 行目の走査線 102 の各々に走査信号 Y_2 、 Y_3 、…、 Y_m として供給する。ここで、一般的に i （ i は、 $1 \leq i \leq m$ を満たす整数）行目の走査線 102 に供給される走査信号 Y_i が H レベルになると、当該走査線 102 が選択されたことを意味する。

また、走査線駆動回路 130 は、走査信号 Y_1 、 Y_2 、 Y_3 、…、 Y_m にくわえて、その論理レベルを反転した信号を、それぞれ発光制御信号 V_{g1} 、 V_{g2} 、 V_{g3} 、…、 V_{gm} として生成して、表示パネル 120 に供給するが、発光制御信号を供給する信号線は、図 12 においては省略されている。

【0024】

制御回路 160 は、走査線駆動回路 130 による走査線 102 の選択を制御するとともに、走査線 102 の選択動作に同期させて 1 列から n 列までのデータ線 104 に対応するデジタルデータ $D_{\text{pix-1}}$ ～ $D_{\text{pix-n}}$ をメモリ 150 から読み出してデータ線駆動回路 140 に供給する。

データ線駆動回路 140 は、図 14 に示されるように、本件の特徴部分である電流生成回路 10 をデータ線 104 毎に有する。ここで、一般的に j (j は、 $1 \leq j \leq n$ を満たす整数) 列目の電流生成回路 10 には、選択走査線 102 と j 列目のデータ線 104 との交差部に対応するデジタルデータ D_{pix-j} が供給される。この電気光学装置 100 において、 j 列目の電流生成回路 10 は、例えば図 2 に示される D/A 変換回路 20 と、図 11 に示される非線形化回路 40 とを組み合わせた構成であり、供給されたデジタルデータ D_{pix-j} に対して非線形化した電流 I_{out} を生成するとともに、対応する j 列目のデータ線 104 に流すものである。例えば、3 列目に対応する電流生成回路 10 は、選択走査線 102 と 3 列目のデータ線 104 との交差部に対応するデジタルデータ D_{pix-3} のデジタル値に応じた電流 I_{out} を生成するとともに、3 列目のデータ線 104 に流す。

【0025】

なお、電気光学装置 100 における符号 120、130、140、150、160、170 の各要素は、それぞれが独立した部品により構成される場合や、一部または全部が一体となって構成される場合（例えば、走査線駆動回路 130 およびデータ線駆動回路 140 が一体となって集積化される場合や、表示パネル 120 を除く要素の一部または全部をプログラマブル IC チップで構成するとともに、これらの要素の機能を、当該 IC チップに書き込まれたプログラムによりソフトウェア的に実現する場合）など、実際には様々な形態で製品化され得る。

【0026】

次に、電気光学装置 100 における画素回路 110 について説明する。図 15 は、その構成の一例を示す回路図である。なお、すべての画素回路 110 は、互いに同一構成であるが、ここでは走査信号を一般化して説明するために、 i 行目の走査線 102 と、ある一列のデータ 104 との交差部分に設けられる画素回路 110 について説明することにする。

この図に示されるように、該走査線 102 と該データ線 104 との交差部分に設けられた画素回路 110 には、4 個の薄膜トランジスタ (Thin Film Transistor、以下「TFT」と省略する) 1102、1104、1106、1108 と、

容量素子 1120 と、有機 EL 素子 1130 とが備えられる。

このうち、p チャンネル型の TFT 1102 のソースは、電源における高位側の電圧 V_{dd} が印加された電源線 109 に接続される一方、そのドレインは、n チャンネル型 TFT 1104 のドレイン、n チャンネル型 TFT 1106 のドレインおよび n チャンネル型 TFT 1108 のソースにそれぞれ接続されている。

【0027】

容量素子 1120 の一端は、上記電源線 109 に接続される一方、その他端は、TFT 1102 のゲートおよび TFT 1108 のドレインにそれぞれ接続されている。TFT 1104 のゲートは走査線 102 に接続され、そのソースは、データ線 104 に接続されている。また、TFT 1108 のゲートは走査線 102 に接続されている。

一方、TFT 1106 のゲートは、発光制御線 108 に接続され、そのソースは、有機 EL 素子 1130 の陽極に接続されている。ここで、発光制御線 108 については、走査線駆動回路 130 による発光制御信号 V_{gi} が供給される。また、有機 EL 素子 1130 については、陽極と陰極の間に有機 EL 層が挟持されて、順方向電流に応じた輝度にて発光する構成となっている。なお、有機 EL 素子 1130 の陰極は、画素回路 110 のすべてにわたって共通の電極であり、電源における低位（基準）電位に接地されている。

【0028】

このような構成において、i 行目の走査線 102 が選択されて、走査信号 Y_i が H レベルになると、n チャンネル型 TFT 1108 が、ソースおよびドレインの間において導通（オン）状態となるので、TFT 1102 は、ゲートとドレインとが互いに接続されたダイオードとして機能する。走査線 102 に供給される走査信号 Y_i が H レベルになると、n チャンネル型 TFT 1104 も、TFT 1108 と同様に導通状態となるので、結局、電流生成回路 10 による電流 I_{out} が、電源線 109 → TFT 1102 → TFT 1104 → データ線 104 という経路で流れるとともに、そのときに、TFT 1102 のゲートの電位に応じた電荷が容量素子 1120 に蓄積される。

【0029】

次に、 i 行目の走査線 102 の選択が終了して非選択となり、走査信号 Y_i が L レベルになると、TFT1104、1108 はともに非導通（オフ）状態となるが、容量素子 1120 における電荷の蓄積状態は変化しないので、TFT1102 のゲートは、電流 I_{out} が流れたときの電圧に保持されることになる。

また、走査信号 Y_i が L レベルになると、発光制御信号 V_{gi} が H レベルとなる。このため、 n チャネル型の TFT1106 がオンするので、TFT1102 のソースおよびドレインの間には、そのゲート電圧に応じた電流が流れる。詳細には、この電流は、電源線 109 → TFT1102 → TFT1106 → 有機 EL 素子 1130 という経路で流れる。このため、有機 EL 素子 1130 は、該電流値に応じた輝度で発光することになる。

【0030】

ここで、有機 EL 素子 1130 に流れる電流値は、TFT1102 のゲート電圧で定まるが、そのゲート電圧は、H レベルの走査信号によって電流 I_{out} がデータ線 104 に流れたときに、容量素子 1120 によって保持された電圧である。このため、発光制御信号 V_{gi} が H レベルになったときに、有機 EL 素子 1130 に流れる電流は、直前に流れた電流 I_{out} にほぼ一致する。

したがって、仮に、画素回路 110 のすべてにわたって TFT1102 の特性にバラツキが生じても、各画素回路 110 に含まれる有機 EL 素子 1130 に対し同じ大きさの電流を供給することができるので、該バラツキに起因する表示ムラを抑えることが可能となる。

【0031】

ここでは、1 個の画素回路 110 についてのみに説明しているが、 i 行目の走査線 102 は、 m 個の画素回路 110 に共用されているので、走査信号 Y_i が H レベルになると、共用される m 個の画素回路 110 においても同様な動作が実行されることになる。

さらに、走査信号 Y_1 、 Y_2 、 Y_3 、…、 Y_m は、図 13 に示されるように、順番に排他的に H レベルとなるので、これによって、すべての画素回路 110 においては、その TFT1102 のゲートは、その有機 EL 素子 1130 の階調に応じた電流 I_{out} が流れたときの電圧に、容量素子 1120 によって保持される

ことになる。

【0032】

なお、各トランジスタ1102、1104、1106、1108のチャネル型は、必ずしも上述した通りである必要はなく、実際にはpまたはnチャネル型を適宜選択することが可能である。

また、データ線駆動回路140において、図11に示される電流生成回路10を採用した理由は、画素回路110において、有機EL素子1130がpチャネル型のTF T1102によって駆動されるので、データ線104を介して画素回路110から電流を引き抜く形で、有機EL素子1130電流を流す必要があるためである。

したがって、画素回路110を、有機EL素子1130がnチャネル型のTF T1102が駆動する構成とすれば、図4や図11に示した電流生成回路10を採用し、データ線104を介して画素回路110に電流を供給する形で、有機EL素子1130電流を流す構成としても良い。

一方、電気光学装置100において、発光制御信号Vg1、Vg2、Vg3、…、Vgmについては、走査信号駆動回路130が走査信号Y1、Y2、Y3、…、Ymの論理レベルを反転して供給する構成としたが、別個の回路により供給する構成としても良いし、発光制御信号Vg1、Vg2、Vg3、…、Vgmのアクティブレベル（Hレベル）となる期間を一括して狭める方向に制御する構成としても良い。

【0033】

ところで、電気光学装置においてカラー表示をする場合、画素回路を、R（赤）、G（緑）、B（青）の3原色に対応させるとともに、これら3つの画素回路によって表示画像の1画素とさせる構成が一般的である。このような構成において、R、G、Bに対応する有機EL素子では、色バランスを補正するために、原色毎に γ 特性を調整することが必要となる。また、電気光学装置においては、環境（外光強度、温度など）や、信号フォーマット、表示モードなどに応じて、 γ 特性を事後的に調整・設定することが必要となる場合もある。

【0034】

そこで、このような必要性に対応した電気光学装置について説明する。図 16 は、この電気光学装置の表示パネル 120 における R、G、B の画素回路の配列を示す図である。この図に示されるように、R、G、B の画素回路 110 は、列方向に（データ線 104 の延設方向に）沿って同色が配列するストライプ配列となっており、同一列に配列する同色の画素回路 110 は、同一のデータ線 104 を共用する構成となっている。

図 17 は、この電気光学装置のデータ線駆動回路 140 の構成を示す図である。この図に示されるデータ線駆動回路 140 は、データ線 104 毎に電流生成回路 10 を有する点において図 14 の構成と共通であるが、データ線 104 が R、G、B に対応するので、電流生成回路 10 も、同様に R、G、B に対応することになる。また、この電流生成回路 10 は、その非線形化回路 40 における抵抗 41 が可変となっており、その抵抗値は、例えば図 10 (a) や図 10 (b) に示したような電子ボリュームによって設定される。

【0035】

指示回路 1410 は、温度を検出する温度センサや、外部光の強度を検出する光センサ、画像信号のフォーマットを判別する判別回路、表示モードを指定するスイッチなどであって、その検出結果や、判別結果、指定内容を示す情報 Q を設定回路 1420 に供給する。

設定回路 1420 は、情報 Q に応じたデジタルデータ D_s を、色毎に独立して生成するとともにして、電流生成回路 10 の色毎にそれぞれ供給する。ここで、情報 Q に応じたデジタルデータ D_s を生成する構成としては、例えば情報 Q を引数とする関数を用いてデジタルデータ D_s を演算する構成や、予めプリセットされたテーブルを用いて情報 Q をデジタルデータ D_s に変換する構成など、種々想定される。

このような電気光学装置によれば、電流生成回路 10 における非線形特性を、環境、モード等に応じて R、G、B 毎に一括して適切に調整することができる。

なお、環境、モード等に応じた調整を R、G、B 毎に個別設定する必要がなければ、図 18 に示すようにデジタルデータ D_s を共通化してもよい。これにより、図 17 の構成に比べて回路の簡素化がはかれる。

【0036】

なお、図14や図17に示したデータ線駆動回路140は、データ線104毎に電流生成回路10を有する構成であったが、例えば、図19に示されるような構成としても良い。すなわち、この構成では、シフトレジスタ1430によって1水平走査期間中において順番にデータ線104の1本ずつが選択される一方、選択されたデータ線104に、電流生成回路10によって生成された電流が流される構成である（点順次型）。

このような点順次型構成においても、カラー表示するとともに、図17の指示回路1410や設定回路1420を設けても良い。

【0037】

以上説明した電気光学装置100は、本件の特徴部分である電流生成回路10を、有機ELパネルのデータ線駆動回路に適用したものであったが、当該電流生成回路については、有機ELパネル以外の表示パネル、例えば、FED（Field Emission Display）などの他の様々な表示パネルにも適用することができる。

【0038】

次に、電気光学装置100を適用した電子機器のいくつかの事例について説明する。

図20は、この電気光学装置100を適用したモバイル型のパーソナルコンピュータの構成を示す斜視図である。この図において、パーソナルコンピュータ2100は、キーボード2102を備えた本体2104と、表示ユニットとしての電気光学装置100とを備えている。

【0039】

また、図21は、前述の電気光学装置100を適用した携帯電話機の構成を示す斜視図である。この図において、携帯電話機2200は、複数の操作ボタン2202のほか、受話口2204、送話口2206とともに、前述の電気光学装置100を備えている。

【0040】

図22は、前述の電気光学装置100をファインダに適用したデジタルスチルカメラの構成を示す斜視図である。銀塩カメラは、被写体の光像によってフィ

ルムを感光させるのに対し、デジタルスチルカメラ 2 3 0 0 は、被写体の光像を C C D (Charge Coupled Device) などの撮像素子により光電変換して撮像信号を生成・記憶するものである。ここで、デジタルスチルカメラ 2 3 0 0 における本体 2 3 0 2 の背面には、上述した電気光学装置 1 0 0 が設けられている。この電気光学装置 1 0 0 は、撮像信号に基づいて表示を行うので、被写体を表示するファインダとして機能することになる。また、本体 2 3 0 2 の前面側（図 2 2 においては裏面側）には、光学レンズや C C D などを含んだ受光ユニット 2 3 0 4 が設けられている。

【0 0 4 1】

撮影者が電気光学装置 1 0 0 に表示された被写体像を確認して、シャッターボタン 2 3 0 6 を押下すると、その時点における C C D の撮像信号が、回路基板 2 3 0 8 のメモリに転送・記憶される。

また、このデジタルスチルカメラ 2 3 0 0 にあって、ケース 2 3 0 2 の側面には、外部表示を行うためのビデオ信号出力端子 2 3 1 2 と、データ通信用の入出力端子 2 3 1 4 とが設けられている。

【0 0 4 2】

なお、電気光学装置 1 0 0 が適用される電子機器としては、図 2 0 に示されるパーソナルコンピュータや、図 2 1 に示される携帯電話機、図 2 2 に示されるデジタルスチルカメラの他にも、液晶テレビや、ビューファインダ型、モニタ直視型のビデオテープレコーダ、カーナビゲーション装置、ページャ、電子手帳、電卓、ワードプロセッサ、ワークステーション、テレビ電話、P O S 端末、タッチパネルを備えた機器等などが挙げられる。そして、これらの各種電子機器の表示部として、前述した電気光学装置 1 0 0 が適用可能であることは言うまでもない。

【図面の簡単な説明】

【図 1】 本発明の実施形態に係る電流生成回路の構成を示す図である。

【図 2】 同電流生成回路における D / A 変換回路の構成を示す図である。

【図 3】 同 D / A 変換回路の入出力特性を示す図である。

【図 4】 同電流生成回路における非線形化回路の構成を示す図である。

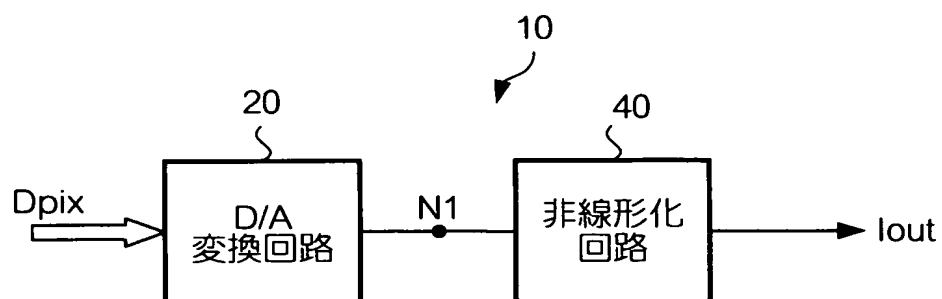
- 【図 5】 同電流生成回路の入出力特性を示す図である。
- 【図 6】 同電流生成回路の特性を説明するための式を示す図である。
- 【図 7】 同電流生成回路の特性を説明するための式を示す図である。
- 【図 8】 同電流生成回路の特性を説明するための式を示す図である。
- 【図 9】 同電流生成回路の特性を説明するための式を示す図である。
- 【図 10】 同電流生成回路の応用例を示す図である。
- 【図 11】 同電流生成回路の応用例を示す図である。
- 【図 12】 同電流生成回路を適用した電気光学装置を示す図である。
- 【図 13】 同電気光学装置の走査線駆動回路の動作説明図である。
- 【図 14】 同電気光学装置のデータ線駆動回路を示す図である。
- 【図 15】 同電気光学装置の画素回路を示す図である。
- 【図 16】 同カラー表示をする場合の画素回路の配列を示す図である。
- 【図 17】 同データ線駆動回路の応用例を示す図である。
- 【図 18】 同データ線駆動回路の応用例を示す図である。
- 【図 19】 同データ線駆動回路の応用例を示す図である。
- 【図 20】 同電気光学装置を用いたパソコンを示す図である。
- 【図 21】 同電気光学装置を用いた携帯電話機を示す図である。
- 【図 22】 同電気光学装置を用いたデジタルスチルカメラを示す図である。

【符号の説明】

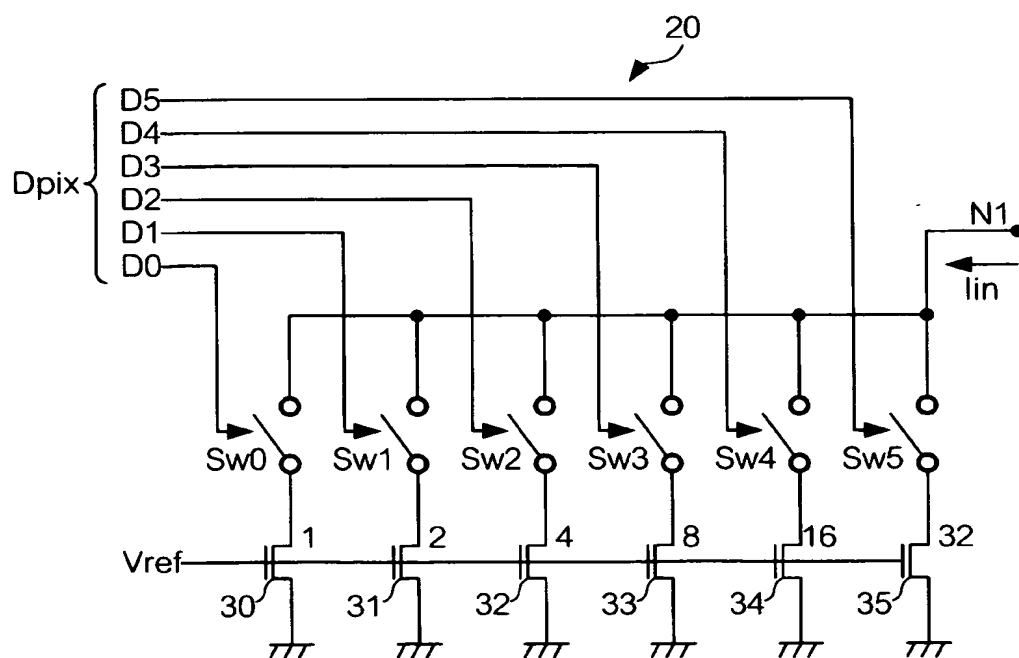
10…電流生成回路、20…D/A変換回路、40…非線形化回路、41…抵抗（第1の抵抗）、42…抵抗（第2の抵抗）、51…トランジスタ（第1のトランジスタ）、52…トランジスタ（第2のトランジスタ）、100…電気光学装置、102…走査線、104…データ線、110…画素回路、120…表示パネル、130…走査線駆動回路、140…データ線駆動回路、150…メモリ、160…制御回路、1120…容量素子、1130…有機EL素子、2100…パーソナルコンピュータ、2200…携帯電話機、2300…デジタルスチルカメラ。

【書類名】 図面

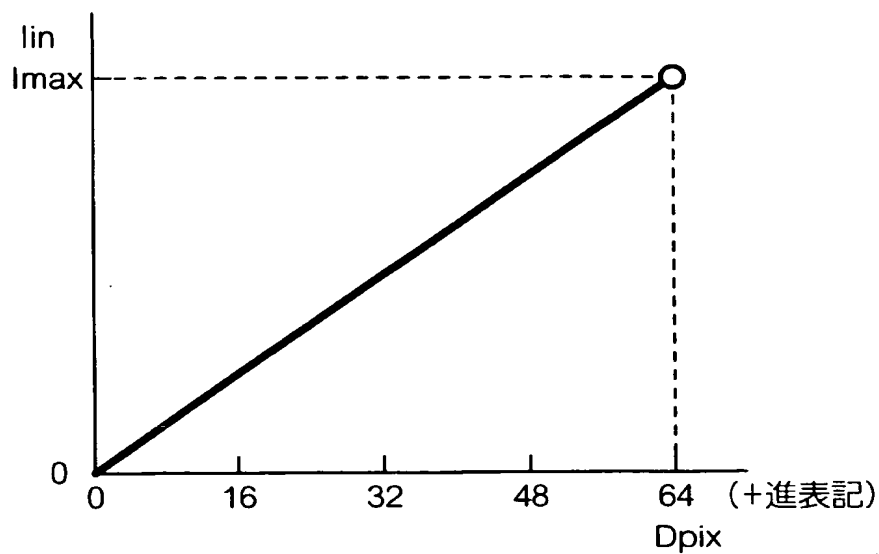
【図 1】



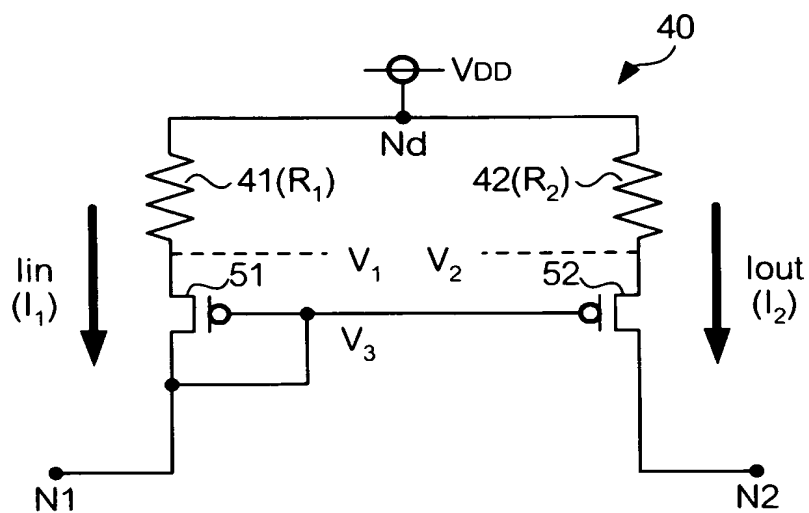
【図 2】



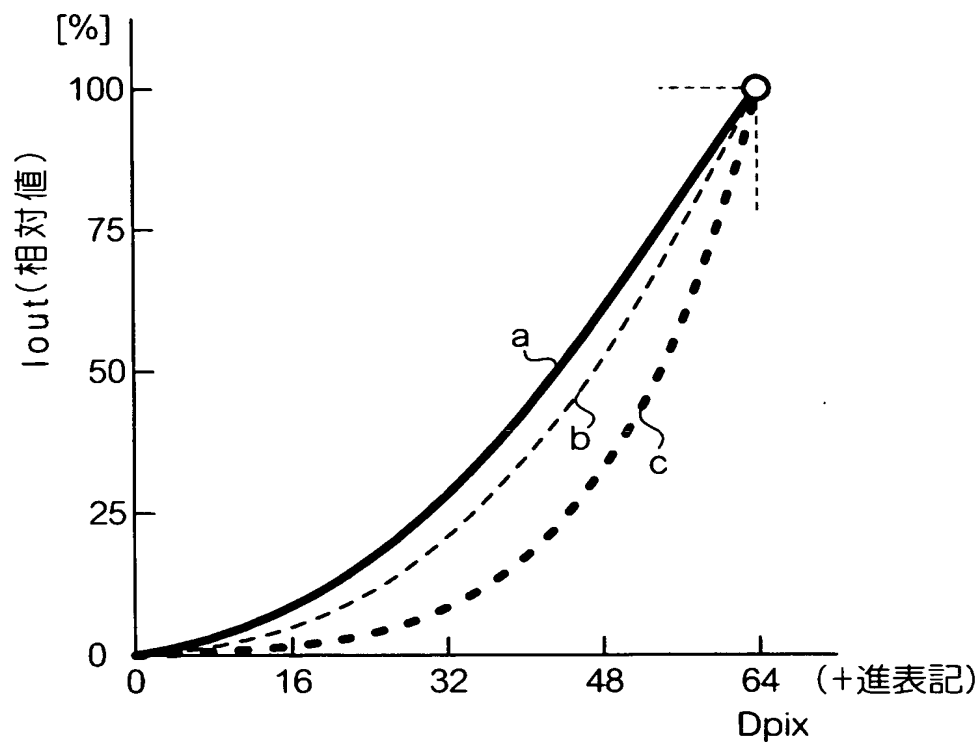
【図 3】



【図 4】



【図 5】



【図 6】

$$\sqrt{\frac{2I_1}{\beta_1}} = V_2 - I_1 \bullet R_1 + I_2 \bullet R_2 - V_3 - V_{th}$$

$$\therefore I_1 \bullet R_1 - I_2 \bullet R_2 + \sqrt{\frac{2I_1}{\beta_1}} = V_2 - V_3 - V_{th} \cdots \cdots (7)$$

【図 7】

$$\begin{aligned} I_2 &= \frac{1}{2} \beta_2 \left(I_1 \bullet R_1 - I_2 \bullet R_2 + \sqrt{\frac{2I_1}{\beta_1}} \right)^2 \\ \therefore \frac{2I_2}{\beta_2} &= (I_1 \bullet R_1 - I_2 \bullet R_2)^2 + 2(I_1 \bullet R_1 - I_2 \bullet R_2) \sqrt{\frac{2I_1}{\beta_1}} + \frac{2I_1}{\beta_1} \\ &= I_1^2 \bullet R_1^2 - 2I_1 \bullet R_1 \bullet I_2 \bullet R_2 + I_2^2 \bullet R_2^2 + 2I_1 \bullet R_1 \sqrt{\frac{2I_1}{\beta_1}} - 2I_2 \bullet R_2 \sqrt{\frac{2I_1}{\beta_1}} + \frac{2I_1}{\beta_1} \\ \therefore R_2^2 \bullet I_2^2 - 2 \left(\frac{1}{\beta_2} + I_1 \bullet R_1 \bullet R_2 + R_2 \sqrt{\frac{2I_1}{\beta_1}} \right) I_2 + \left(\sqrt{\frac{2I_1}{\beta_1}} + I_1 \bullet R_1 \right)^2 &= 0 \dots\dots (8) \end{aligned}$$

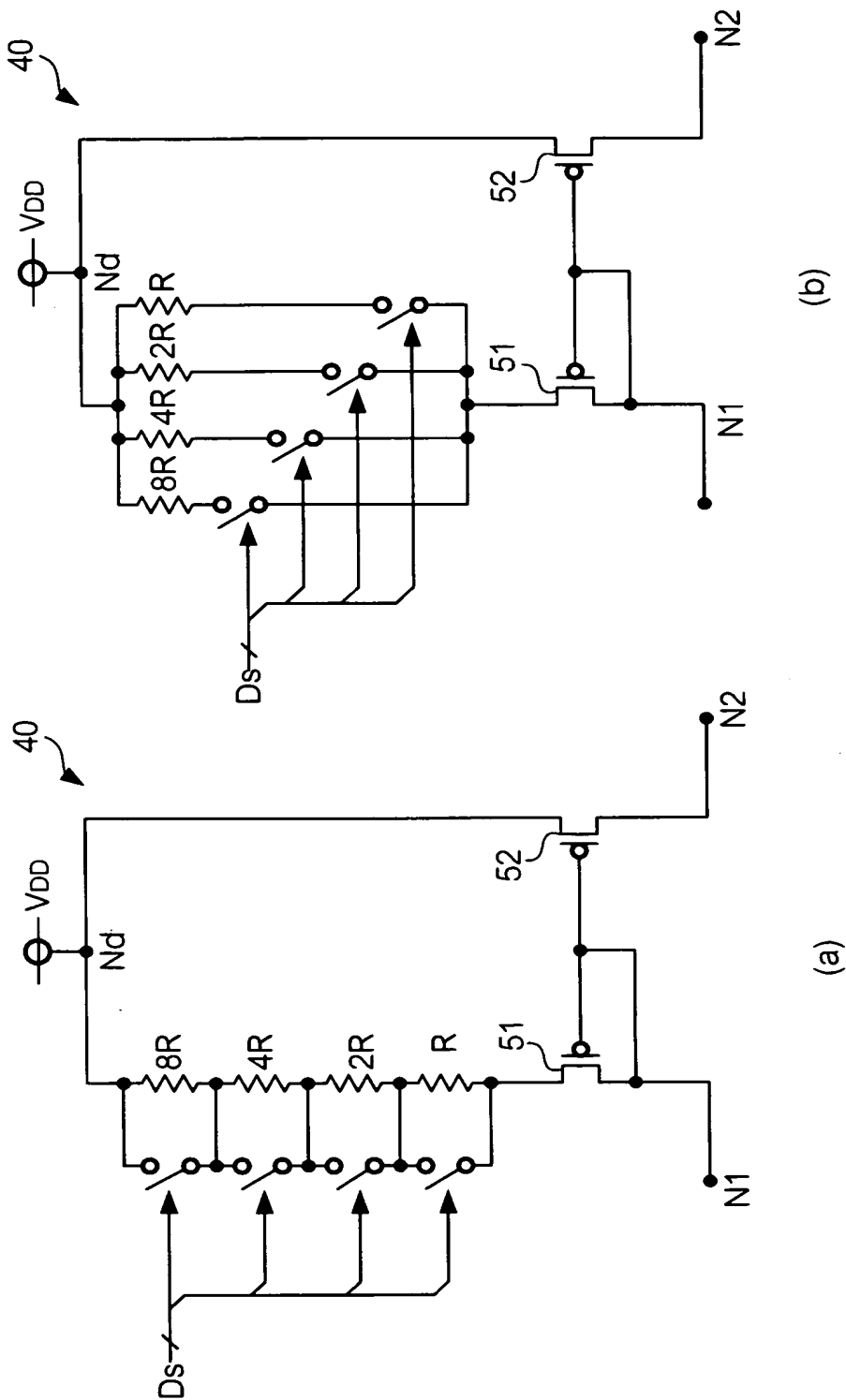
【図 8】

$$I_2 = \frac{\frac{1}{\beta_2} + I_1 \bullet R_1 \bullet R_2 + R_2 \sqrt{\frac{2I_1}{\beta_1}} + \sqrt{\left(\frac{1}{\beta_2} + I_1 \bullet R_1 \bullet R_2 + R_2 \sqrt{\frac{2I_1}{\beta_1}}\right)^2 - R_2^2 \left(\sqrt{\frac{2I_1}{\beta_1}} + I_1 \bullet R_1\right)^2}}{R_2^2} \dots (9)$$

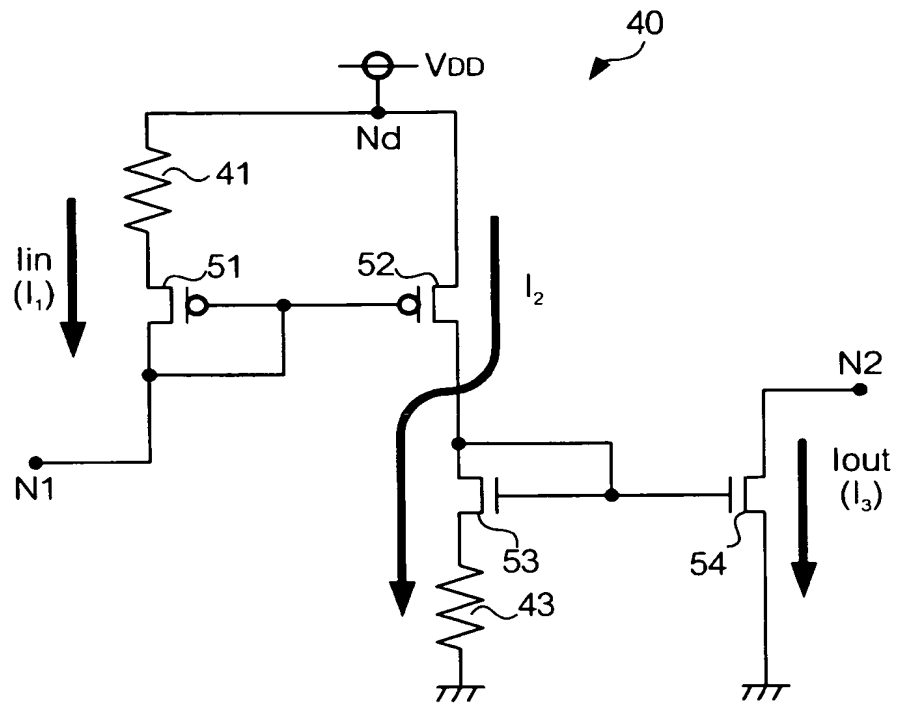
【図 9】

$$I_2 = \frac{l}{2} \beta_2 \left(\sqrt{\frac{2I_1}{\beta_1}} + I_1 \bullet R_1 \right)^2 \dots\dots (10)$$

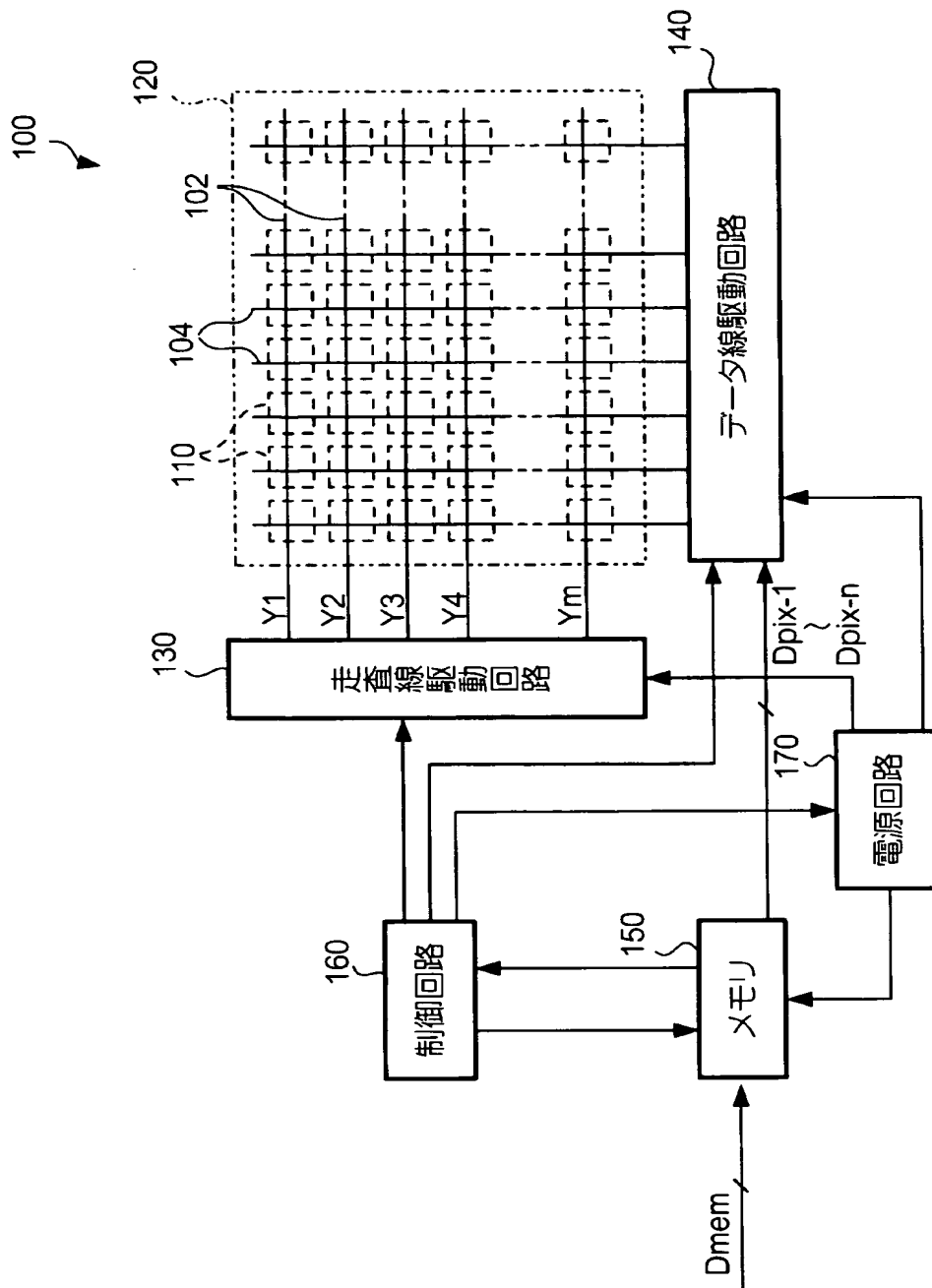
【図 10】



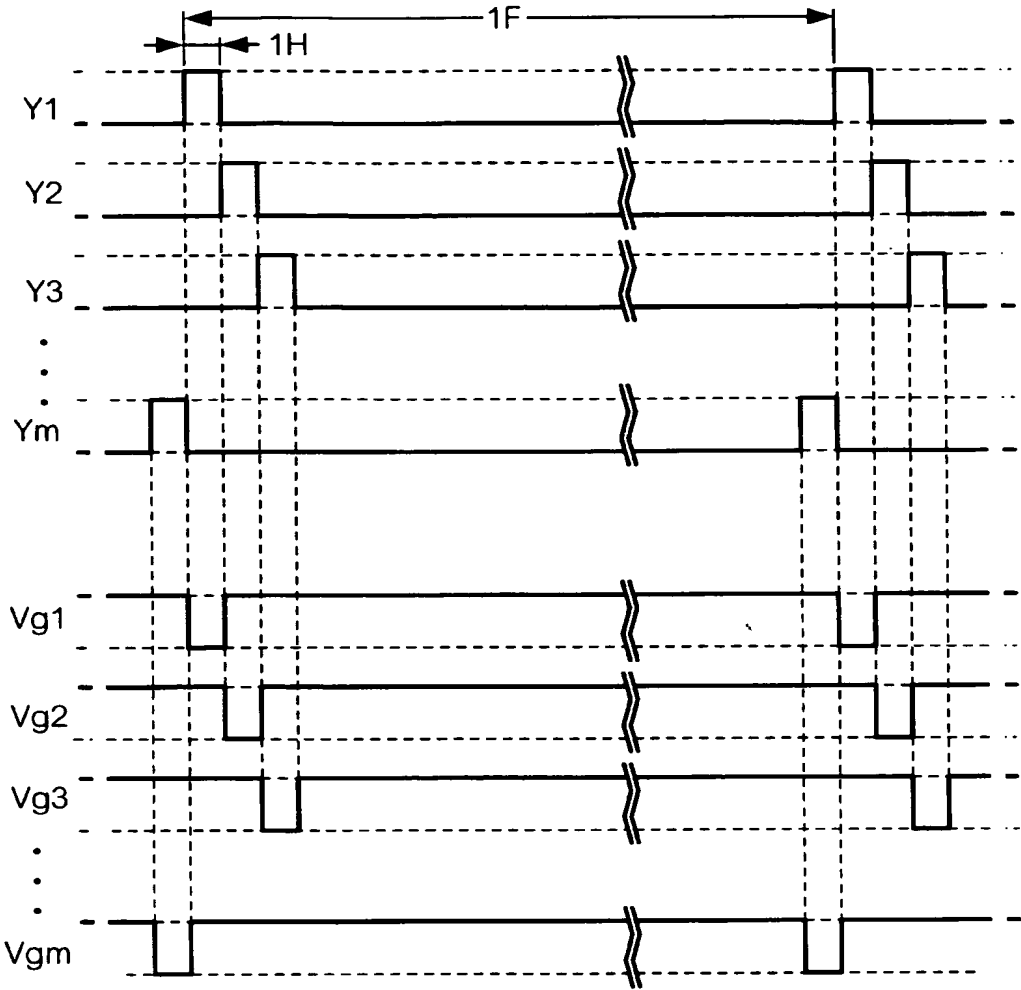
【図 11】



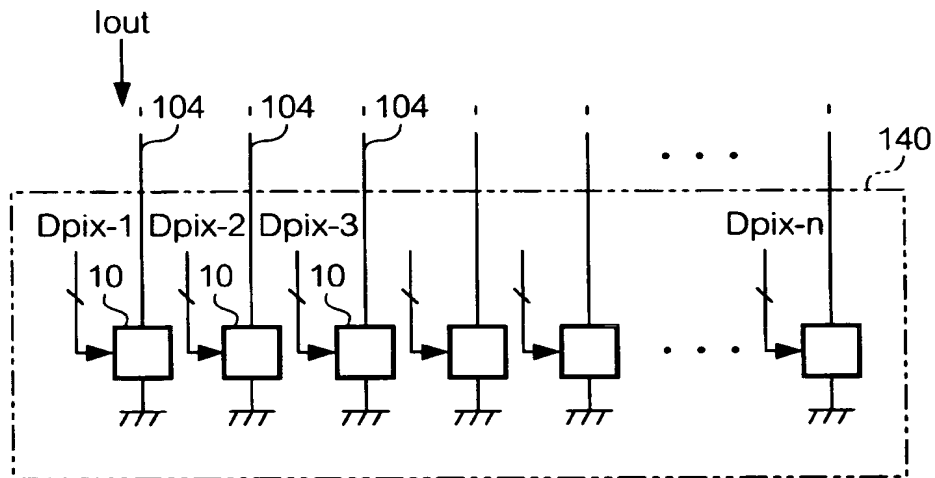
【図 12】



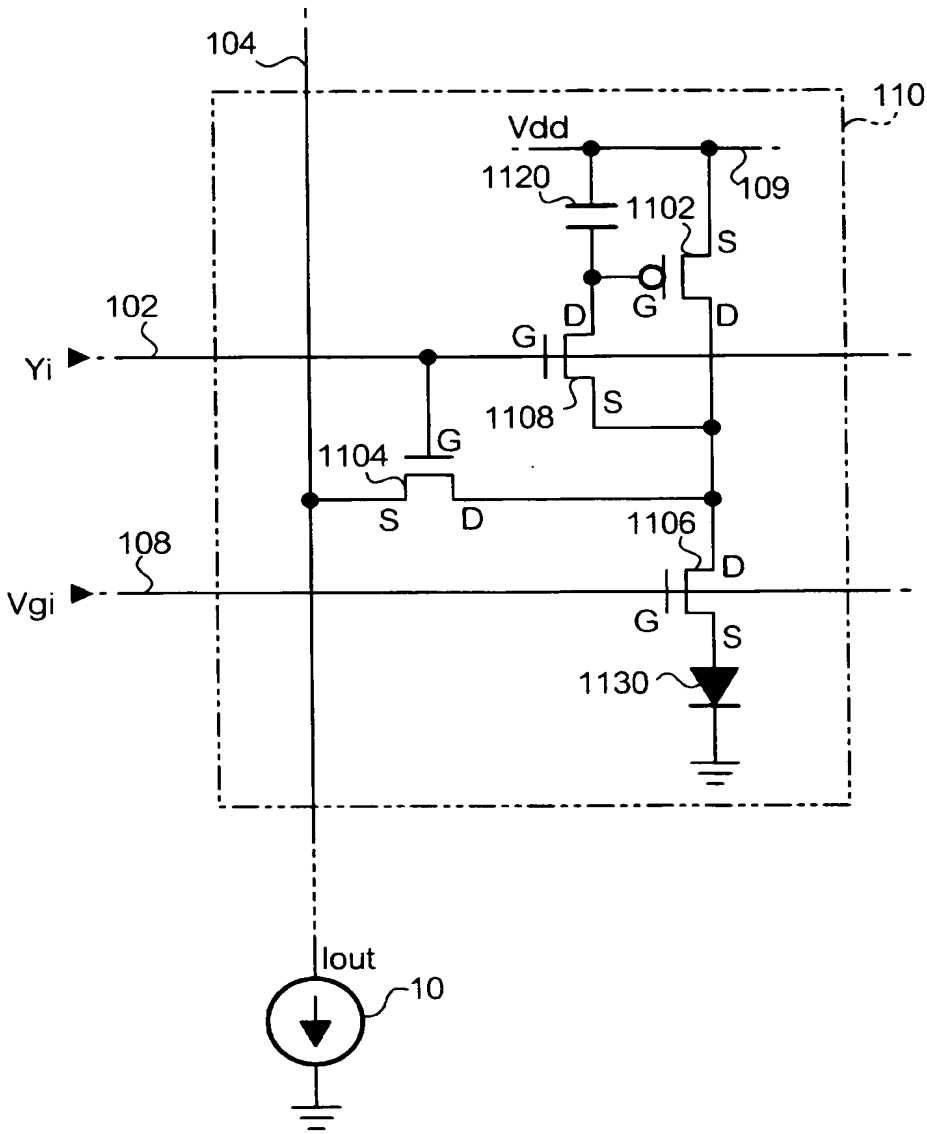
【図 13】



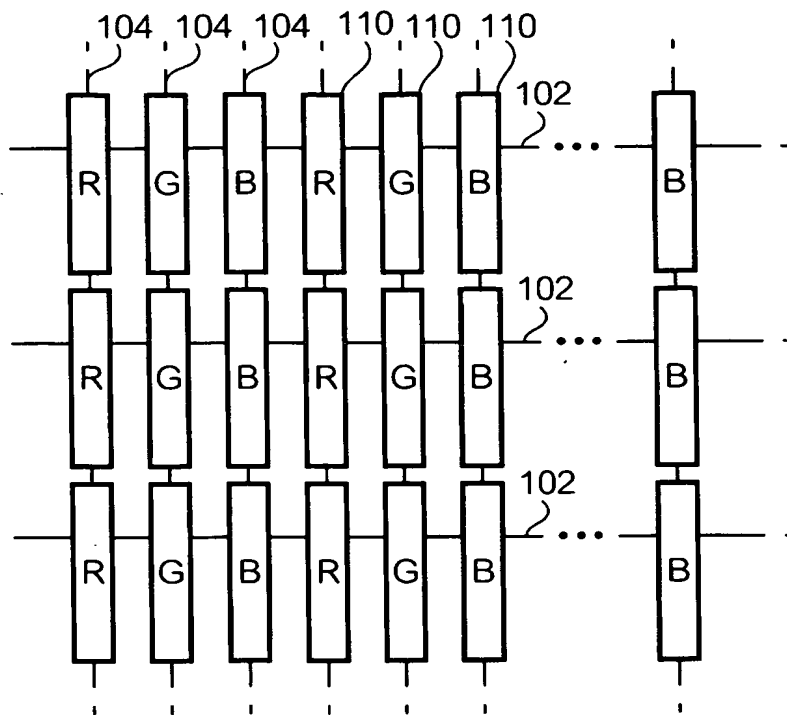
【図 14】



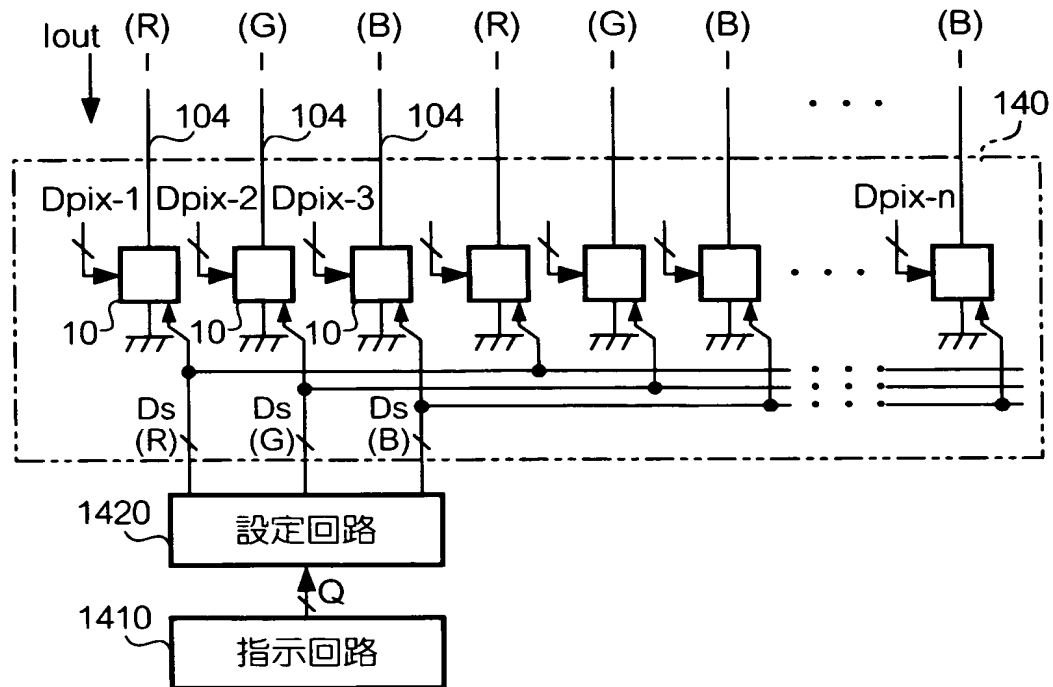
【図 15】



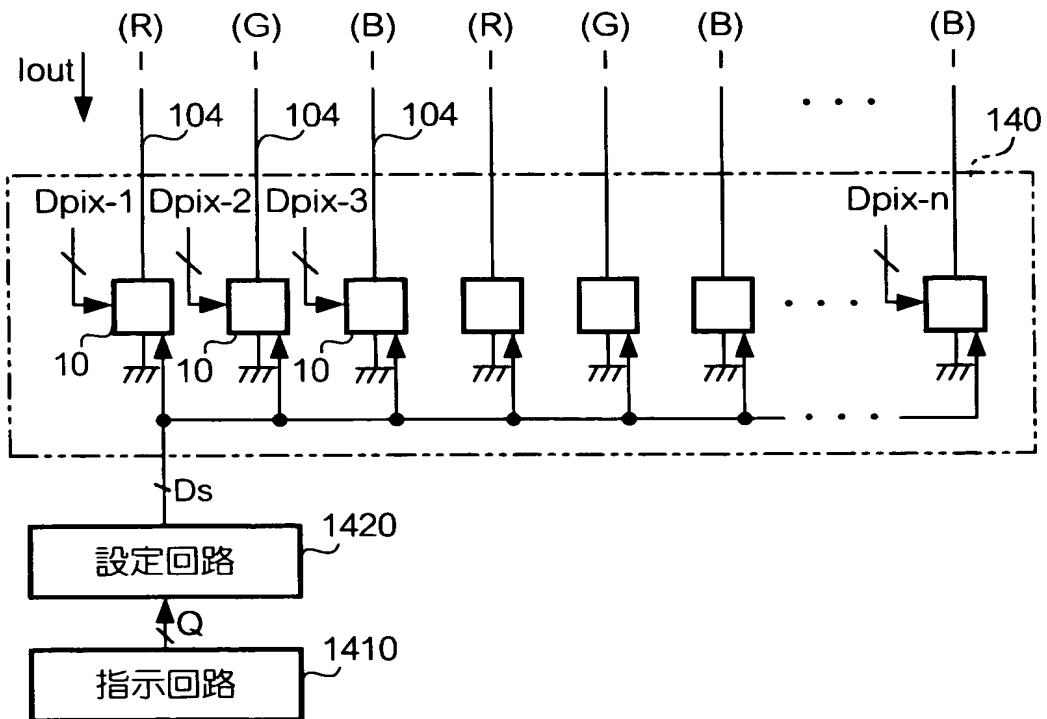
【図 16】



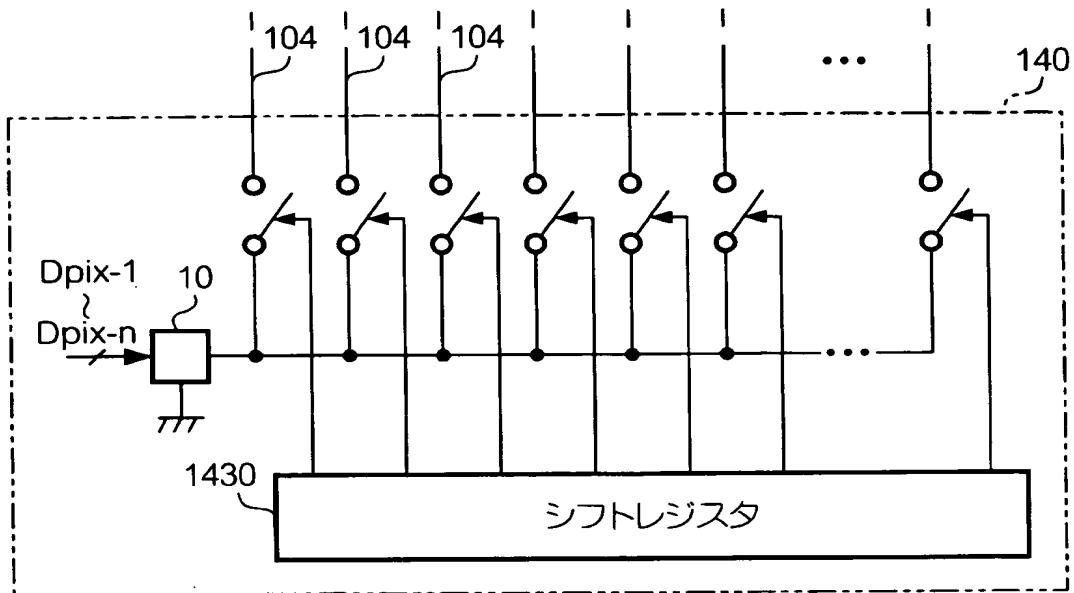
【図 17】



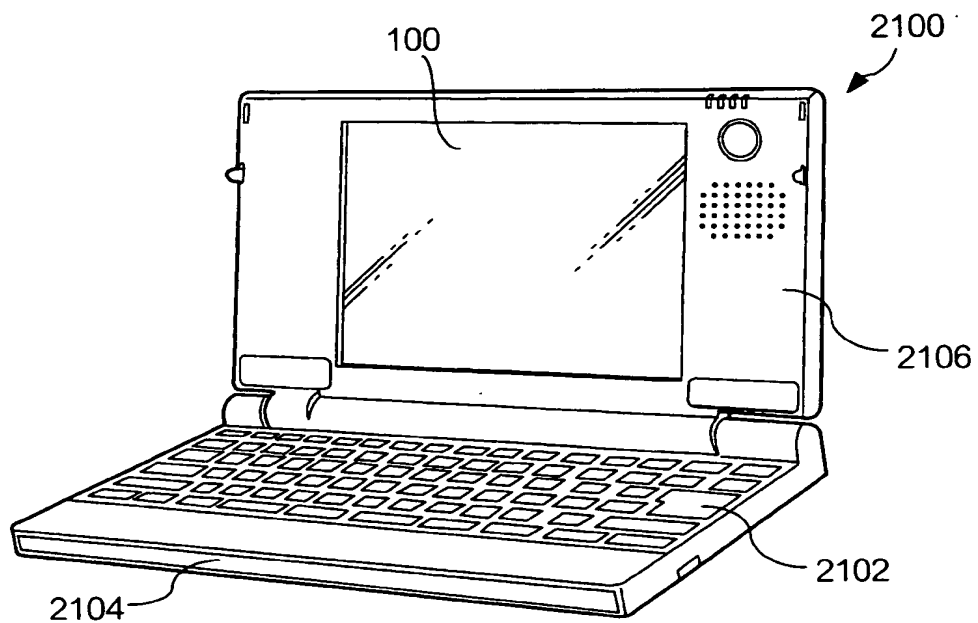
【図 18】



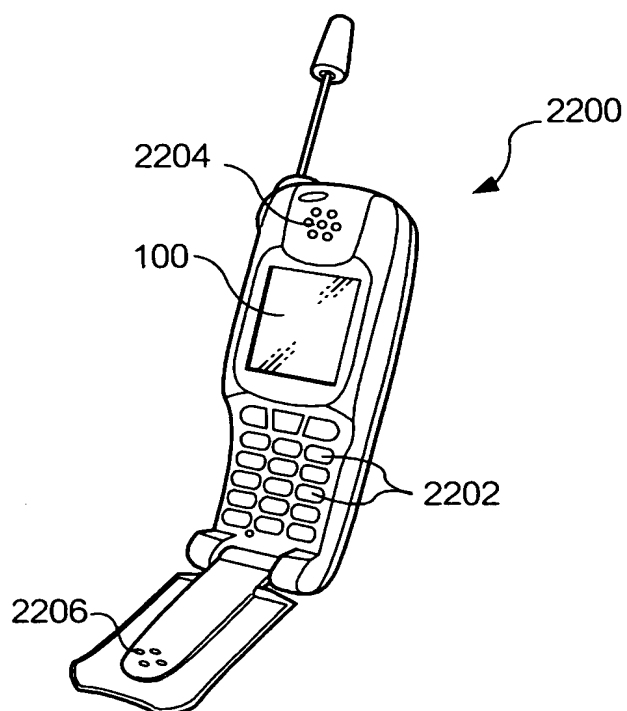
【図 19】



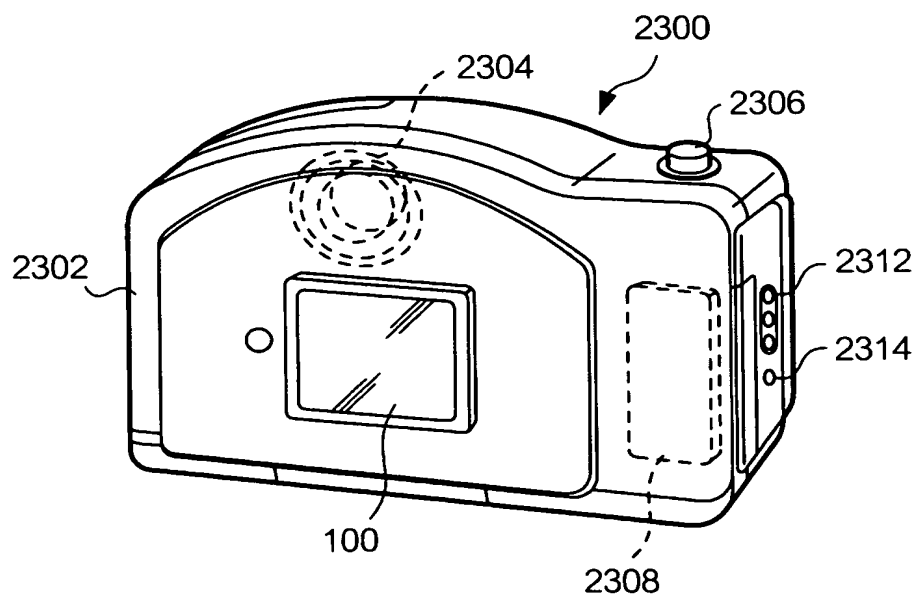
【図 20】



【図 21】



【図 22】



【書類名】 要約書

【要約】

【課題】 回路構成がシンプルで、かつ、電流 I_1 に対して電流 I_2 を滑らかな非線形特性とする。

【解決手段】 電源電圧 V_{DD} が給電端子 N d に、抵抗値が互いに異なる抵抗 4 1、4 2 の一端がそれぞれ接続される。トランジスタ 5 1 のソースは、抵抗 4 1 の他端に接続されるとともに、そのゲートに飽和接続されている。トランジスタ 5 2 のソースは、抵抗 4 2 の他端に接続されるとともに、そのゲートは、トランジスタ 5 1 において飽和接続されたゲートに接続されている。トランジスタ 5 2 に流れる電流 I_2 は、トランジスタ 5 1 に流れる電流 I_1 の 2 乗で示される関数となるので、その特性が滑らかな非線形特性となる。

【選択図】 図 4

特願 2 0 0 3 - 0 5 4 0 1 2

出 願 人 履 歴 情 報

識別番号

[0 0 0 0 0 2 3 6 9]

1 . 変更年月日

1 9 9 0 年 8 月 2 0 日

[変更理由]

新規登録

住 所

東京都新宿区西新宿 2 丁目 4 番 1 号

氏 名

セイコーエプソン株式会社

>